

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ПРИКАРПАТСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
ІМЕНІ ВАСИЛЯ СТЕФАНИКА**

Фізико-технічний факультет
Кафедра комп'ютерної інженерії та електроніки

**СИЛАБУС НАВЧАЛЬНОЇ ДИСЦИПЛІНИ
ОСНОВИ ЛОГІЧНОГО ПРОЕКТУВАННЯ ЦИФРОВИХ ПРИСТРОЇВ**

Освітня програма Комп'ютерне проектування інтегральних схем
Галузь знань 17 Електроніка та телекомунікації
Спеціальність 171 Електроніка

Затверджено на засіданні кафедри
Протокол № 12 від "30" червня 2023 р.

ЗМІСТ

1. Загальна інформація
2. Анотація до курсу
3. Мета та цілі курсу
4. Компетентності
5. Результати навчання
6. Організація навчання курсу
7. Система оцінювання курсу
8. Політика курсу
9. Рекомендована література

1. Загальна інформація	
Назва дисципліни	Основи логічного проектування цифрових пристроїв
Рівень вищої освіти	Перший рівень вищої освіти
Викладач (-і)	доцент, кандидат технічних наук Грига Володимир Михайлович
Контактний телефон викладача	0342596007
E-mail викладача	volodymyr.gryga@pnu.edu.ua
Формат дисципліни	Семестровий
Обсяг дисципліни	9 кредитів
Посилання на сайт дистанційного навчання	http://www.d-learn.pnu.edu.ua/
Консультації	відповідно до графіку індивідуальних консультацій, який розміщений на інформаційному стенді кафедри комп'ютерної інженерії та електроніки
2. Анотація до курсу	
<p>Дисципліна «Основи логічного проектування цифрових пристроїв» належить до переліку обов'язкових компонент за освітнім рівнем «бакалавр», що пропонуються в рамках циклу професійної та практичної підготовки студентів за освітньо-професійною програмою «Комп'ютерне проектування інтегральних схем». Вона забезпечує формування у студентів науково-дослідницьких і професійно-орієнтованих компетенцій. Предметом вивчення навчальної дисципліни є опанування методів синтезу комбінаційних схем побудованих на основі функцій алгебри логіки та розуміння процесів, які відбуваються у комбінаційних та послідовнісних схемах, вивчення способів представлення та перетворення цифрових даних у комп'ютерній техніці.</p> <p>Силабус навчальної дисципліни «Основи логічного проектування цифрових пристроїв» складений відповідно до освітньо-професійної програми «Комп'ютерне проектування інтегральних схем» підготовки бакалаврів спеціальності 171 «Електроніка».</p>	
3. Мета та цілі курсу	
<p>Мета: є засвоєння необхідних знань з основ теорії алгебри логіки для реалізації логічних функцій в різних базисах, опанування методів мінімізації логічних функцій, поглиблене вивчення основ теорії логічного проектування комбінаційних та послідовнісних вузлів цифрових пристроїв та моделювання їх роботи.</p> <p>У результаті вивчення навчальної дисципліни студент повинен</p> <p>знати:</p> <ul style="list-style-type: none"> – знати основні особливості позиційних систем числення; – способи представлення двійкових чисел в комп'ютерній техніці; – формати числення, які використовуються в комп'ютерній техніці; – основні логічні базиси представлення логічних функцій; – способи представлення логічних функцій та елементарні логічні операції; – основні закони алгебри логіки; – основні властивості логічних функцій та функціональну повноту функцій алгебри логіки; – способи побудови логічних функцій за допомогою ДДНФ і КДНФ; – основні закони та логіку базису Жегалкіна; – методи мінімізації логічних функцій; – методи структурного синтезу цифрових автоматів; – логіку побудови комбінаційних суматорів та їх характеристики; 	

- логіку побудови цифрових компараторів та їх характеристики;
- логіку побудови послідовнісних схем (тригерів, регістрів, лічильників).
- класифікацію та основне призначення АЛП;
- принципи функціонування запам'ятовуючих пристроїв.

ВМІТИ:

- реалізовувати логічні операції та досліджувати їх характеристики;
- виконувати реалізацію та дослідження логічних функцій в базисах Буля, Шеффера та Пірса;
 - виконувати реалізацію та дослідження операцій цілочисельної арифметики (сумування, віднімання, множення, ділення);
 - застосовувати методи мінімізації логічних функцій при побудові комбінаційних і послідовнісних схем компонентів комп'ютерних систем;
 - виконувати реалізацію комбінаційних суматорів та моделювати їх роботу;
 - виконувати реалізацію перетворювачів кодів та моделювати їх роботу;
 - виконувати реалізацію і дослідження послідовнісних схем (тригерів, лічильників, регістрів) та моделювати їх роботу;
 - виконувати реалізацію та моделювання арифметико-логічних пристроїв;
 - виконувати реалізацію та моделювання роботи постійних та оперативних запам'ятовуючих пристроїв;
 - досліджувати функціональну повноту систем функцій алгебри логіки і наборів логічних елементів;
 - виконувати синтез комбінаційних схем на базі постійних запам'ятовуючих пристроїв та програмовних логічних матриць.

4. Компетентності

Загальні компетентності

- ЗК1. Здатність застосовувати знання у практичних ситуаціях.
- ЗК2. Здатність до пошуку, оброблення та аналізу інформації з різних джерел.

Спеціальні (фахові) компетентності

- СК1. Здатність використовувати знання і розуміння наукових фактів, концепцій, теорій, принципів і методів для проектування та застосування приладів та систем електроніки.
- СК2. Здатність виконувати аналіз предметної області та нормативної документації, необхідної для проектування та застосування приладів, пристроїв та систем електроніки.
- СК6. Здатність ідентифікувати, класифікувати, оцінювати і описувати процеси у приладах, пристроях та системах електроніки за допомогою аналітичних методів, дослідних зразків та результатів експериментальних досліджень.

5. Результати навчання

- Р1. Описувати принцип дії за допомогою наукових концепцій, теорій та методів та перевіряти результати при проектуванні та застосуванні приладів, пристроїв та систем електроніки.
- Р5. Використовувати інформаційні та комунікаційні технології, прикладні та спеціалізовані програмні продукти для вирішення задач проектування та налагодження електронних систем, демонструвати навички програмування, аналізу та відображення результатів вимірювання та контролю.
- Р6. Застосовувати експериментальні навички (знання експериментальних методів та порядку проведення експериментів) для перевірки гіпотез та дослідження явищ електроніки, вміння використовувати стандартне обладнання, планувати, складати схеми; аналізувати, моделювати та критично оцінювати отримані результати.

6. Організація навчання курсу						
Обсяг курсу						
Вид заняття			Загальна кількість годин			
лекції			46			
семінарські заняття / практичні / <u>лабораторні</u>			46			
самостійна робота			178			
Ознаки курсу						
Семестр	Спеціальність	Курс (рік навчання)		Нормативний / вибірковий		
V	171 Електроніка	3		нормативний		
Тематика курсу						
Тема, план	Форма заняття	Літера- тура	Кіль- кість годин	Вага оцінки	Термін виконання	
Змістовий модуль 1. Логіка арифметичних операцій та логічних функцій у комп'ютерах						
Тема 1. Системи числення. Переведення чисел в однорідних позиційних системах числення.	лекція	1,2,4,7	2	1	Згідно розкладу	
Тема 2. Логіка арифметичних операцій над двійковими числами. Представлення двійкових чисел у прямому, додатковому, оберненому та модифікованому кодах.	лекція	1,2,4-7	2	1	Згідно розкладу	
Тема 3. Формати числення. Точність представлення чисел. Виконання операцій множення та ділення в ЕОМ.	лекція	1-4,7-12	2	1	Згідно розкладу	
Тема 4. Логіка Буля. Способи задання логічних функцій. Елементарні логічні функції. Основні закони алгебри логіки.	лекція	1-6,13,14	2	1	Згідно розкладу	
Тема 5. Властивості логічних функцій та їх аналітичне представлення. Функціональна повнота системи алгебри логіки. Диз'юнктивні та кон'юнктивні нормальні форми.	лекція	1,2,4,7,16	2	1	Згідно розкладу	
Тема 6. Логіка Жегалкіна. Закони алгебри Жегалкіна. Поліном Жегалкіна.	лекція	1,2,4-7,12	2	1	Згідно розкладу	
Тема 7. Мінімізація Булевих функцій за допомогою діаграм Вейча та карт Карно.	лекція	1,2,4-7,12	2	1	Згідно розкладу	
Тема 8. Методи мінімізації булевих функцій Квайна та	лекція	1,2,4-7,12	2	1	Згідно розкладу	

Квайна-Мак-Класкі.					
Модульний контроль 1			16	8	Згідно розкладу
Змістовий модуль 2. Логічне проектування комбінаційних пристроїв комп'ютерів					
Тема 9. Загальна характеристика та призначення шифраторів та дешифраторів. Основні види дешифраторів та їх каскадування.	лекція	1,4,7-18	2	1	Згідно розкладу
Тема 10. Загальна характеристика та призначення мультиплексорів та демультиплексорів. Реалізація логічних функцій мультиплексорами. Каскадування мультиплексорів та демультиплексорів.	лекція	1-9,14	2	1	Згідно розкладу
Тема 11. Загальна характеристика та призначення суматорів. Види суматорів. Однорозрядні повні та неповні суматори. Багаторозрядні суматори та їх види. Двійково-десяткові суматори.	лекція	1,4,7-20	1	2	Згідно розкладу
Тема 12. Загальна характеристика та призначення схем порівняння. Схеми порівняння констант та двійкових слів. Схеми порівняння двох слів "на більше".	лекція	1,4,7-14	1	2	Згідно розкладу
Тема 13. Загальна характеристика та призначення схем контролю парності. Класифікація схем контролю парності.	лекція	1,4,7-11	1	1	Згідно розкладу
Тема 14. Загальна характеристика та призначення перетворювачів кодів. Класифікація перетворювачів кодів. Схеми перетворення кодів.	лекція	1,4,7-11	1	1	Згідно розкладу
Тема 15. Загальна характеристика перемножувачів двійкових чисел. Види	лекція	1-6,10,15,17,21	1	2	Згідно розкладу

перемножувачів. Побудова матричних та багат шарових перемножувачів та їх характеристики складності.					
Тема 16. Суматори з прискореним переносом. Реалізація комбінаційних схем з прискореним переносом. Характеристики складності суматорів з прискореним переносом.	лекція	1,4,7-19	1	2	Згідно розкладу
Модуль ний конгроль 2			16	8	Згідно розкладу
Змістовий модуль 3. Цифрові автомати. Логічне проектування послідовнісних пристроїв комп'ютерів.					
Тема 17. Автомати Мілі, Мура та С-автомат. Способи задання автоматів.	лекція	1,4,7-18	2	1	Згідно розкладу
Тема 18. Перетворення автоматів Мілі в автомат Мура. Перетворення автоматів Мура в автомат Мілі.	лекція	1-9,14	2	1	Згідно розкладу
Тема 19. Канонічний та графічний методи структурного синтезу автоматів.	лекція	1,4,7-16	2	1	Згідно розкладу
Тема 20. Призначення та класифікація тригерів. Динамічні характеристики тригерів. Таблиці переходів та логічні рівняння тригерів.	лекція	1,4,7-14	2	2	Згідно розкладу
Тема 21. Призначення та класифікація регістрів. Способи запису та зчитування інформації з регістрів. Логічні мікрооперації в регістрах. Перетворення кодів в регістрах.	лекція	1,4,7-11	2	2	Згідно розкладу
Тема 22. Призначення та класифікація лічильників. Логічна структура лічильників та їх основні характеристики. Двійково-десяткові лічильники.	лекція	1,4,7-25	2	1	Згідно розкладу
Тема 23. Призначення та основні функції пам'яті комп'ютера. Класифікація та основні параметри мікросхем пам'яті. Постійний та оперативний ЗП.	лекція	1-6,18	2	1	Згідно розкладу

Модуль ний контроль 3			14	9	Згідно розкладу
Лабораторні роботи					
Лабораторна робота №1. Дослідження логічних операцій, які реалізують елементарні логічні функції.	Лаб. робота	1-7	2	2	Згідно розкладу
Лабораторна робота №2. Реалізація та дослідження логічних функцій в базисі Буля.	Лаб. робота	1-7	2	3	Згідно розкладу
Лабораторна робота №3. Реалізація та дослідження логічних функцій в базисах Шеффера (I-HE) та Пірса (АБО-HE).	Лаб. робота	1-7	2	3	Згідно розкладу
Лабораторна робота №4. Мінімізація булевих функцій за допомогою карт Карно та діаграм Вейча.	Лаб. робота	1-9	2	3	Згідно розкладу
Лабораторна робота №5. Мінімізація булевих функцій за допомогою методу Квайна-Мак-Класкі-Петрика.	Лаб. робота	4-10	4	3	Згідно розкладу
Лабораторна робота №6. Реалізація дешифраторів та дешифраторів.	Лаб. робота	4-11	2	3	Згідно розкладу
Лабораторна робота №7. Реалізація мультиплексорів та демультимплексорів.	Лаб. робота	5-7	2	3	Згідно розкладу
Лабораторна робота №8. Реалізація багаторозрядних суматорів.	Лаб. робота	7-18	4	3	Згідно розкладу
Лабораторна робота №9. Реалізація схем порівняння	Лаб. робота	1,4, 11-16	2	2	Згідно розкладу
Лабораторна робота №10 Реалізація схем контролю парності.	Лаб. робота	1,4, 15-19	2	2	Згідно розкладу
Лабораторна робота №11. Реалізація перетворювачів двійкових кодів.	Лаб. робота	1,4,7 18-20	2	2	Згідно розкладу
Лабораторна робота №12. Реалізація матричних перемножувачів.	Лаб. робота	1-4,18	4	3	Згідно розкладу
Лабораторна робота №13. Реалізація суматорів з прискореним переносом.	Лаб. робота	1-4,14	4	3	Згідно розкладу
Лабораторна робота №13. Реалізація арифметико-логічних пристроїв.	Лаб. робота	1-7,10	2	2	Згідно розкладу
Лабораторна робота №14.		1-7,10	2	3	Згідно розкладу

Реалізація та дослідження RS та D-тригерів.	Лаб. робота				
Лабораторна робота №15. Реалізація та дослідження двійкових паралельних регістрів.	Лаб. робота	1-7,10	2	3	Згідно розкладу
Лабораторна робота №16. Реалізація та дослідження двійкових підсумовуючих лічильників.	Лаб. робота	1-7,10	4	3	Згідно розкладу
Лабораторна робота №17. Реалізація постійного запам'ятовуючого пристрою.	Лаб. робота	1-7,10	2	2	Згідно розкладу
Лабораторна робота №18. Реалізація оперативного запам'ятовуючого пристрою.	Лаб. робота	1-7,10	2	2	Згідно розкладу
Контроль лабораторних робіт			46	50	
Самостійна робота студентів					
Тема 1. Позиційні системи числення. Системи числення в залишкових класах.	Самостійна робота	5-12	8	1	Впродовж семестру
Тема 2. Переповнення розрядної сітки. Додавання та віднімання двійкових чисел з плаваючою та фіксованою комою.	Самостійна робота	1-7	8	1	Впродовж семестру
Тема 3. Представлення чисел з плаваючою комою. Операції зсуву. Методи множення та ділення двійкових чисел.	Самостійна робота	2,6,11	8	1	Впродовж семестру
Тема 4. Булеві функції. Перетворення логічних функцій.	Самостійна робота	6-9	8	1	Впродовж семестру
Тема 5. Представлення логічних функцій у формі графів. Базис та функціонально-повна система функцій.	Самостійна робота	4-9	8	2	Впродовж семестру
Тема 6. Методи побудови полінома Жегалкіна.	Самостійна робота	2-6	8	1	Впродовж семестру
Тема 7. Мінімізація логічних функцій методом Квайна-Мак-Класкі-Петрика. Логіка часових та рекурентних Булевих функцій.	Самостійна робота	1,5,4,19	8	2	Впродовж семестру
Тема 8. Методи мінімізації з використанням графів. Абсолютно мінімальна	Самостійна робота	1,5,4,19	8	1	Впродовж семестру

форма представлення Булевих функцій. Багатозначні перемикальні функції.					
Контроль самостійної роботи			64	10	Згідно розкладу
Тема 9. Багатоступеневі шифратори та дешифратори. Реалізація логічних рівнянь на шифраторах та дешифраторах. Пріоритетний шифратор клавіатури.	Само- стійна робота	5-7,14	8	1	Впродовж семестру
Тема 10. Мультиплексування та демультіплексування шин.	Само- стійна робота	2,3,7,16	8	1	Впродовж семестру
Тема 11. Реалізація однорозрядних повних та неповних суматорів на різній елементній базі. Суматори з прискореним переносом.	Само- стійна робота	2-9,14	8	1	Впродовж семестру
Тема 12. Застосування та види компараторів. Схеми порівняння двох багаторозрядних слів “на менше” та “на рівність”.	Само- стійна робота	4,5,7,16	8	1	Впродовж семестру
Тема 13. Схеми контролю та виправлення помилок.	Само- стійна робота	1-7,18	8	1	Впродовж семестру
Тема 14. Двійково-десяткові перетворювачі. Перетворювачі двійкового коду в код Грея. Перетворювач двійково-десяткових чисел в код семисегментного індикатора.	Само- стійна робота	4-12,19	8	1	Впродовж семестру
Тема 15. Багатотактові перемножувачі. Схеми множення двійкових чисел. Перемножувач Бута.	Само- стійна робота	5,10,18	8	1	Впродовж семестру
Тема 16. Комбінаційні схеми побудови суматорів з прискореним переносом. Реалізація схем прискореного переносу на ПЛІС.	Само- стійна робота	2-8,19	8	1	Впродовж семестру
Контроль самостійної роботи			64	8	Згідно розкладу
Тема 17. Ізоморфізм та еквівалентність цифрових автоматів. Мінімізація цифрових автоматів.	Само- стійна робота	2-8,19	8	1	Впродовж семестру
Тема 18. Логіка побудови	Само-	2-8,19		1	Впродовж

схем із застосуванням цифрових автоматів. Логіка побудови комбінаційних схем на програмованих логічних матрицях.	стійна робота		7		семестру
Тема 19. Методи мінімізації з використанням графів. Абсолютно мінімальна форма представлення Булевих функцій. Багатозначні перемикальні функції.	Само-стійна робота	2-8,19	7	1	Впродовж семестру
Тема 20. Часові характеристики та параметри цифрових сигналів. Тригери з динамічним керуванням. Т-тригери та JK-тригери.	Само-стійна робота	2-8,19	7	1	Впродовж семестру
Тема 21. Логічні мікрооперації в регістрах. Регістри зсуву.	Само-стійна робота	2-8,19	7	1	Впродовж семестру
Тема 22. Лічильники з одиничним кодуванням. Лічильники Джонсона.	Само-стійна робота	2-8,19	7	1	Впродовж семестру
Тема 23. Багаторівнева структура пам'ять комп'ютера. Основна пам'ять комп'ютера.	Само-стійна робота	2-8,19	7	1	Впродовж семестру
Контроль самостійної роботи			50	7	Згідно розкладу
Підсумковий контроль (залік)			270	100	
7. Система оцінювання курсу					
Загальна система оцінювання курсу	<p><i>Поточний контроль</i> здійснюється під час проведення лекційних, лабораторних, індивідуальних занять і має на меті перевірку знань студентів з окремих тем навчальної дисципліни та рівня їх підготовленості до виконання конкретної роботи. Оцінки у національній шкалі («відмінно» - 5, «добре» - 4, «задовільно» - 3, «незадовільно» - 2), отримані студентами, виставляються у журналах обліку відвідування та успішності академічної групи.</p> <p><i>Модульний контроль</i> (сума балів за окремий змістовий модуль) проводиться (виставляється) на підставі оцінювання результатів знань студентів після вивчення матеріалу з логічно завершеної частини дисципліни – змістового модуля.</p> <p>Завданням модульного контролю є перевірка розуміння та засвоєння певного матеріалу (теми), вироблення навичок проведення розрахункових робіт, вміння вирішувати конкретні ситуативні задачі, самостійно опрацьовувати тексти, здатності осмислювати зміст даної частини дисципліни, уміння публічно чи письмово подати певний матеріал.</p> <p><i>Семестровий (підсумковий) контроль</i> проводиться у формі екзамену.</p> <p><i>Екзамен</i> – форма підсумкового контролю, яка передбачає</p>				

	перевірку розуміння студентом теоретичного та практичного програмного матеріалу з усієї дисципліни, здатності творчо використовувати здобуті знання та вміння, формувати власне ставлення до певної проблеми тощо.		
	Сума балів за всі види навчальної діяльності	Оцінка ECTS	Оцінка за національною шкалою
			для заліку
	90 – 100	A	для екзамену, курсового проекту (роботи), практики
	80 – 89	B	відмінно
	70 – 79	C	добре
	60 – 69	D	задовільно
	50 – 59	E	
	26 – 49	FX	незадовільно з можливістю повторного складання
	0-25	F	не зараховано з можливістю повторного складання
			не зараховано з обов'язковим повторним вивченням дисципліни
Вимоги до письмової роботи	Підсумкова письмова робота виконується у формі тестових завдань з вибором правильної відповіді. Кількість тестових завдань – 25.		
Лабораторні заняття	До початку лабораторної роботи студент має отримати допуск на основі усної співбесіди з викладачем. На лабораторній роботі кожний студент отримує варіант завдання до виконання на занятті і домашнього завдання для самостійної роботи. Після завершення роботи студент захищає поточне завдання і домашні завдання попередніх лабораторних робіт оформленні як звіти.		
Умови допуску до підсумкового контролю	<p>Студент допускається до складання заліку, якщо впродовж семестру він за змістові модулі набрав сумарно 25 балів і вище.</p> <p>Студент не допускається до складання заліку, якщо впродовж семестру він за змістові модулі та лабораторні роботи набрав менше 25 балів. У цьому випадку студенту у відомості робиться запис "не допущений" і виставляється набрана кількість балів. Допускається, як виняток, з дозволу декана факультету за заявою, погодженою з відповідною кафедрою, одноразове виконання студентом додаткових видів робіт з навчальної дисципліни (відпрацювання пропущених занять, перескладання змістових модулів, виконання індивідуальних завдань тощо) для підвищення оцінок за змістові модулі.</p> <p>Напередодні екзамену викладач подає доповідну декану про не допуск студентів академічної групи (груп). Відмітка про не допуск у відомості робиться при наявності розпорядження декана.</p>		
8. Політика курсу			
Студент зобов'язаний відвідувати заняття відповідно до встановленого розкладу, не			

запізнюватися, мати відповідний зовнішній вигляд. У разі відсутності через хворобу надається відповідна довідка.

Пропущена лекція відпрацьовується студентом самостійно, як короткий конспект за темою заняття.

Пропущена лабораторна робота виконується студентом самостійно вдома або в комп'ютерному класі, результати оцінюються викладачем.

У випадку, коли студент приймав участь у програмі мобільності, можливе врахування отриманих оцінок в іншому навчальному закладі за умови відповідності навчальних планів.

Можливе зарахування результатів неформальної освіти згідно з Положенням про порядок зарахування результатів неформальної освіти у Прикарпатському національному університеті імені Василя Стефаника.

Політика академічної поведінки і етики

Студент повинен бути толерантним і поважати думку інших.

Заперечення повинні формулюватися тільки в коректній формі.

Плагіат та академічна недоброчесність несумісні з принципами діяльності ЗВО.

Не допускається підказування та списування під час здачі будь-яких робіт поточного, рубіжного чи підсумкового контролю.

Не допускається користування телефонами та будь-якими іншими електронними засобами під час здачі будь-яких робіт поточного, рубіжного, чи підсумкового контролю.

9. Рекомендована література

Базова

1. Лупенко С.А., Пасічник В.В., Тиш Є.В. Комп'ютерна логіка. Навчальний посібник. – Магнолія, 2019. – 354с.

2. Матвієнко М.П., Розен В.П. Комп'ютерна схемотехніка. Навчальний посібник. – К.: Видавництво Ліра-К, 2020. – 192 с.

3. Жабін В.І., Жуков І.А., Клименко І.А., Ткаченко В.В. Прикладна теорія цифрових автоматів, - Київ: Видавництво НАУ, 2007. – 364 с.

4. Жабін В.І., Ткаченко В.В. Цифрові автомати. Практикум. – Київ: ВЕК+, 2004. – 160с.

5. Мельник А. Архітектура комп'ютера 2008 – Луцьк, Луцька обласна друкарня. 2008. – 506 с.

6. Рябенький В.М. Цифрова схемотехніка: Навч. посібник / Рябенький В.М. Жуйков В.Я., Гулий В.Д. - Львів: "Новий світ-2000", 2009 - 736 с..

7. Бабич М.П., Жуков І.А. Комп'ютерна схемотехніка. К. МК-Прес, 2004.-670с.

8. Бойко В.І. Схемотехніка електронних систем: у 3 кн. кн. 2 Цифрова схемотехніка: підручник / Бойко В.І., Гуржій А.М., Жуйков В.Я. та ін. 2-е вид., допов. і перероб. - К.: Вища шк., 2004. - 423 с.

9. Я.М. Николайчук. Спеціалізовані комп'ютерні технології в інформатиці. [Текст]: Монографія / Я.М. Николайчук, Т.М. Гринчишин – Тернопіль:ТНЕУ, 2017. – 919 с.- ISBN 978-966-457-099-9.

10. Грига В. М. Оцінка варіантів синтезу матричних та багатозарових перемножувачів двійкових чисел / В. М. Грига // Науковий журнал “Комп'ютерно-інтегровані технології: освіта, наука, виробництво”. – Луцьк: Луцький національний технічний університет, 2011. - №5. – С. 120-125.

11. Б.Б. Круліковський, Н.Я. Возна, В.М. Грига, А. Т. Давлетова Оптимізація структурних рішень комбінаційних суматорів згідно критеріїв мінімальної часової, апаратної та структурної складності / Збірник наукових праць “Математичне та

комп'ютерне моделювання". Серія: Технічні науки – Кам'янець-Подільський, Україна, 2017. – Вип. 15. С. 97-103.

12. Николаичук Я.М., Возна Н.Я., Грига В.М., Круліковський Б.Б., Давлетова А.Я. Високопродуктивні матричні та потокові перемножувачі цифрових даних / Збірник наукових праць “Математичне та комп'ютерне моделювання”. Серія: Технічні науки – Кам'янець-Подільський, Україна, 2019. – Вип. 19. С. 101-107.

13. Круліковський Б.Б., Возна Н.Я., Грига В.М., Николаичук Я.М. Патент на винахід № 116601 (бюл. №7 від 10.04.2018 р.) Комбінаційний суматор.

14. Николаичук Я.М., Грига В.М., Возна Н.Я., Давлетова А.Я. Патент на корисну модель № 124563 (бюл. №7 від 10.04.2018р.) Повний однорозрядний суматор.

15. Давлетова А.Я., Грига В.М., Николаичук Я.М. Патент на корисну модель № 132520 (бюл. №4 від 25.02.2019р.) Матричний перемножувач.

16. Грига В.М., Николаичук Я.М., Грига Л.П. Патент на корисну модель № 144302. (бюл. №18 від 25.09.2020 р.) Повний однорозрядний двійковий суматор.

17. Возна Н.Я., Грига В.М., Николаичук Я.М. Патент на винахід № 123924 (бюл. №25 від 23.06.2021 р.) Матричний перемножувач.

18. Николаичук Я.М., Грига В.М., Николаичук Л.М., Пігуч І.Р. Патент на корисну модель № 147277 (бюл. №17 від 28.04.2021 р.) Повний однорозрядний суматор

19. Пігуч І.Р., Грига В.М., Николаичук Л.М., Грига Л.П. Патент на корисну модель № 146833 (бюл. №12 від 24.03.2021 р.) Повний однорозрядний синхронізований суматор

20. Пігуч І.Р., Грига В.М., Николаичук Л.М., Грига Л.П. Патент на корисну модель № 147625 (бюл. №21 від 26.05.2021 р.) Однорозрядний накопичуючий синхронізований напівсуматор

21. Грига В.М., Круліковський Б.Б., Возна Н.Я., Николаичук Л.М., Давлетова А.Я. Патент на винахід № 123752 (бюл. №21 від 26.05.2021 р.) Перемножувач потоків багаторозрядних даних.

Допоміжна

22. Злобін, Г. Г. Архітектура та апаратне забезпечення ПЕОМ: Навч. посіб. / Григорій Григорович Злобін, Роман Євстахович. Рикалюк. – К. : Каравела, 2006. – 304 с.

23. Рицар Б.Є. Цифрова техніка: Навчальний. посібник / Б.Є. Рицар, - Київ: УМК ВО, 1991.

24. Etienne Sicard, Sonia Delmas Bendhia Deep-Submicron Circuit Design.- Simulator in hands.Salt Lake City, Utah 84109, USA -2003.

25. Кочубей О.О. Прикладна теорія цифрових автоматів. Логічні основи: Навч. посібник / Кочубей О.О., Сопільник. Д.: Вид-во ДНУ, 2009. - 264 с.

Викладач



Грига В.М.