

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
ПРИКАРПАТСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ  
ІМЕНІ ВАСИЛЯ СТЕФАНІКА**

Фізико-технічний факультет  
Кафедра комп'ютерної інженерії та електроніки

**СИЛАБУС НАВЧАЛЬНОЇ ДИСЦИПЛІНИ**

**Інтегральна схемотехніка**

Рівень вищої освіти – третій (освітньо-науковий) рівень вищої освіти

Освітньо-наукова програма «Електроніка»

Спеціальність 171 Електроніка

Галузь знань 17 Електроніка, автоматизація та електронні комунікації

Затверджено на засіданні кафедри  
Протокол № 12 від 30 червня 2023 р.

Івано-Франківськ – 2023 рік

<b>1. Загальна інформація</b>	
<b>Назва дисципліни</b>	Інтегральна схемотехніка
<b>Викладач (-і)</b>	професор, доктор технічних наук Когут Ігор Тимофійович
<b>Контактний телефон викладача</b>	0342596007
<b>Е-mail викладача</b>	igor.kohut@pnu.edu.ua
<b>Формат дисципліни</b>	Очний, дистанційний
<b>Обсяг дисципліни</b>	6 кредитів ЄКТС, 180 год.
<b>Посилання на сайт дистанційного навчання</b>	<a href="https://d-learn.pnu.edu.ua/">https://d-learn.pnu.edu.ua/</a>
<b>Консультації</b>	відповідно до графіку індивідуальних консультацій, який розміщений на інформаційному стенді кафедри комп'ютерної інженерії та електроніки
<b>2. Анотація до навчальної дисципліни</b>	
<p>Дисципліна “Інтегральна схемотехніка” належить до переліку обов’язкових навчальних дисциплін циклу професійної підготовки за освітнім рівнем “Доктор філософії”, що пропонуються в рамках циклу професійної підготовки аспірантів за освітньо-науковою програмою “Електроніка”. Вона забезпечує формування у аспірантів науково-дослідницьких професійно-орієнтованих компетенцій.</p> <p>Предметом вивчення навчальної дисципліни є базові структурні та схемотехнічні підходи, що стосуються створення елементної бази інтегральних схем (ІС), інтегральних сенсорних пристроїв та мікросистем-на-кристали. Для їх створення н на даний час найбільш придатною вважається КМОН – технологія і її модифікації, зокрема, структур кремній-на-ізоляторі (КНІ КМОН), оскільки інтегральні прилади пристрої на їх основі мають мінімальну споживану потужність порівняно з іншими відомими технологіями, достатньо високу швидкодію, ступінь інтеграції на кристалі ІС завдяки сучасним суб- і нанометровим топологічним розмірам елементів. Окрім цього КНІ КМОН – структури володіють підвищеною радіаційною стійкістю, розширеним температурним діапазоном. Тому курс “Інтегральної схемотехніки” присвячений вивченню власне КМОН - інтегральних схемотехнічних рішень. Для розуміння принципів побудови елементної бази ІС, необхідні знання з їх проектування на різних ієрархічних рівнях, а саме, як на високому рівні, функціонально-логічному так і на рівні КМОН - транзисторів. Оскільки цей рівень є основою для проектування топологій ІС, параметричної оптимізації реальних інтегральних приладних елементів, виготовлення кристалів реальних ІС. Для їх проектування, дослідження і моделювання використовуються сучасні апаратно-програмні засоби – системи автоматизованого проектування і моделювання (САПР).</p> <p>Силабус навчальної дисципліни “Інтегральна схемотехніка” складений відповідно до освітньо-наукової програми “Електроніка” з підготовки докторів філософії спеціальності 171 “Електроніка” галузі знань 17 “Електроніка, автоматизація та електронні комунікації”.</p>	
<b>3. Мета та цілі навчальної дисципліни</b>	
<p>Мета курсу “Інтегральна схемотехніка” є формування у аспірантів практичних навиків комп'ютерного проектування і моделювання елементної бази ІС, зокрема, на основі КМОН - технологій, використання САПР як інструментарію інтерактивних досліджень в процесі створення і оптимізації КМОН ІС для забезпечення оволодіння аспірантами</p>	

компетентностей відповідно до третього (освітньо-наукового) рівня вищої освіти та вимог восьмого кваліфікаційного рівня Національної рамки кваліфікацій.

Це є особливістю даного курсу. Ці знання необхідні також для проектування цифрових ІС з використанням зовнішнього програмування – програмовані логічні ІС (ПЛІС), матричні ІС, елементна база мікросистем-на-кристалі, інтегральні сенсорні пристрої та ін.

Завданням дисципліни “Інтегральна схемотехніка” є сформувані у аспірантів науково-дослідницькі підходи щодо дослідження і проектування інтегральних елементів на основі КМОН – приладних структур з використанням сучасних САПР. Для цього в курсі розглядається наступна тематика:

- питання взаємозв'язку функціонально-логічних схем з їх схемотехнічними аналогами на основі КМОН-структур;
- питання взаємозв'язку КМОН-приладних структур і їх схемотехнічних рішень;
- конструктивно-технологічні аспекти формування приладних КМОН-структур;
- правила і норми проектування топологій елементної бази КМОН ІС;а
- САПР, як інструмент для дослідження властивостей і параметрів елементів ІС, їх параметричної оптимізації.

У результаті вивчення навчальної дисципліни аспірант повинен

**знати:**

- основи проектування схемотехнік цифрових інтегральних елементів на основі КМОН- приладних структур;
- базові інтегральні приладні структури та основи проектування топологій КМОН ІС;
- базові правила та норми проектування топологій КМОН ІС;
- підходи щодо дослідження та параметричної оптимізації схемо топологічних рішень у САПР типу TopSpice, LT Spice, Microwind.

**вміти:**

- проектувати базові інтегральні логічні елементи на схемотехнічному рівні;
- досліджувати, моделювати і проводити параметричну оптимізацію схемо топологічних рішень у САПР TopSpice;
- досліджувати вплив конструктивних параметрів інтегральних КМОН-транзисторів на електричні властивості і часові характеристики елементів ІС;
- досліджувати і моделювати електричні характеристики елементів ІС безпосередньо із їх топологій з врахуванням паразитних структур у САПР Microwind.

#### **4. Програмні компетентності та результати навчання**

**ІК.** Здатність продукувати нові ідеї, здатність розв'язувати комплексні проблеми в галузі професійної та/або дослідницько-інноваційної діяльності у сфері електроніки, що передбачає глибоке переосмислення наявних та створення нових цілісних знань та/або професійної практики.

**ЗК3.** Здатність працювати в міжнародному контексті.

**СК2.** Здатність дотримуватись етики досліджень, а також правил академічної доброчесності в наукових дослідженнях та науково-педагогічній діяльності.

**СК6.** Здатність здійснювати науково-педагогічну діяльність у вищій освіті з використанням новітніх педагогічних підходів і практик, у тому числі інформаційних технологій, засобів мультимедіа у навчальному процесі для україномовної та іншомовної аудиторії, урізноманітнювати методики викладання з метою кращого сприйняття матеріалу.

**СК8.** Здатність до безперервного саморозвитку та самовдосконалення.

**СК9.** Здатність обирати ефективні системи автоматизованого проектування, здійснювати проектування ІС, мікросистем на кристалі, програмування ПЛІС.

**ПРН2.** Вільно презентувати та обговорювати з фахівцями і нефахівцями результати досліджень, наукові та прикладні проблеми електроніки державною та іноземною мовами, кваліфіковано відображати результати досліджень у наукових публікаціях у провідних міжнародних наукових виданнях.

**ПРН3.** Продувати, формулювати і перевіряти гіпотези, використовувати для обґрунтування висновків належні докази та аргументи, зокрема, результати теоретичного аналізу, експериментальних досліджень, математичного та комп'ютерного моделювання, наявні літературні дані.

**ПРН6.** Планувати, організовувати роботу та керувати проектами в галузі наукових досліджень, розробки, аналізу, розрахунку, моделювання, виробництва та тестування електронних пристроїв та систем.

**ПРН7.** Організовувати та керувати дослідницькою, інноваційною та інвестиційною діяльністю, бізнес-проектами та виробничими процесами з урахуванням технологічних показників, вимог ринку, існуючих стандартів, конкурентоспроможності наукової та інженерної продукції, прав інтелектуальної власності, правил професійної етики та академічної доброчесності.

**ПРН10.** Вміти визначати актуальні наукові та практичні проблеми у сфері електроніки, глибоко розуміти загальні принципи та методи електроніки, а також методологію наукових досліджень, застосовувати їх у власних дослідженнях у сфері електроніки та у викладацькій практиці.

**ПРН12.** Здійснювати критичний аналіз та застосовувати знання, вміння і наукові досягнення для розв'язування задач синтезу та аналізу елементів та систем в галузі електроніки та суміжних галузях, знаходити засоби розв'язання проблем і прогнозувати майбутні наслідки прийнятих рішень.

## 5. Організація навчання

### Обсяг навчальної дисципліни

Вид заняття	Загальна кількість годин
лекції	40
<b>лабораторні</b>	20
самостійна робота	120

### Ознаки курсу

Семестр	Спеціальність	Курс (рік навчання)	Нормативний / вибірковий
1,2	171 Електроніка	1	Нормативний

### Тематика навчальної дисципліни

Тема	Кількість год		
	Лекції	Лаб. заняття	Сам. роб.
<b>Тема 1.</b> Вступ до предмету “Інтегральна схемотехніка”. КМОН ІС -основа інтегральної схемотехніки. Тенденції розвитку КМОН інтегральної схемотехніки.	2		6
<b>Тема 2.</b> Типи інтегральних приладних структур схем, їх властивості. Методологія вибору типу приладної інтегральної структури для	2		6

<p>проектування ІС за співвідношенням «ціна/параметри». Схемотехнічне представлення ІС. Взаємозв'язок між елементами приладної структури і їх електричними схемами.</p>			
<p><b>Тема 3.</b> КМОН-транзисторні структури –основа для створення сучасної елементної бази ІС і мікросистем-на-кристалі. Вплив конструктивно-топологічних параметрів КМОН-транзисторів на їх електричні, енергетичні і частотні характеристики. Логічні рівні, квантування сигналів. Логічні операції і таблиці істинності. Сигнали, їх параметри, часові і амплітудні характеристики сигналів.</p>	2		6
<p><b>Тема 4.</b> Основи проектування топології елементної бази КМОН ІС. Правила проектування і конструктивно-топологічні обмеження. Проблеми розробки правил і норм проектування топології КМОН ІС. Лямбда проектування. Автоматизований контроль правил і норм проектування у САПР,</p>	2		6
<p><b>Тема 5.</b> КМОН - інвертор - основа для проектування інтегральних елементів цифрових ІС. Проблеми зменшення потужності споживання інтегральних схем. Приладна структура і схематопологічна реалізація КМОН - інвертора. АПХ характеристики логічних елементів, таблиці істинності, часові діаграми їх функціонування. Дослідження і моделювання конструктивно-топологічних параметрів КМОН-транзисторів в пакеті TopSpice. Параметрична оптимізація.</p>	2		6
<p><b>Тема 6.</b> Основи схемо-топологічного проектування елементної бази цифрових ІС. Базові логічні елементи. Моделі і параметри цифрових елементів КМОН ІС. Цифрові інтегральні логічні елементи з функціями І, АБО, НЕ, комбінаційні. Умовні графічні</p>	2		6

позначення. Математичний і табличний опис функцій, таблиці істинності.			
<b>Тема 7.</b> Специфічні елементи інтегральної схемотехніки на основі КМОН - інверторів: формувачі імпульсних сигналів, схеми регульованої затримки, двонаправлені перетворювачі рівнів сигналів, регульовані схеми затримки сигналів, виділення фронтів імпульсів, керовані кільцеві генератори. Їх схематопологічна реалізація, дослідження параметрів у пакеті MicroWind.	2		6
<b>Тема 8.</b> Проблеми і перспективи розвитку інтегральних запам'ятовуючих пристроїв на основі КМОН-структур. Перспективні ферроелектричні, магніто-резистивні, полімерно - ферроелектричні) ЗП. Запам'ятовуючі пристрої. Класифікація, організація і структури. Режими зберігання інформації в ЗП. Комірки статичних і динамічних запам'ятовуючих КМОН-елементів. Моделювання і дослідження режимів роботи запам'ятовуючих комірок в САПР TopSpice.	2		6
<b>Тема 9.</b> Прохідні ключі на основі КМОН - транзисторних структур. Дослідження і проектування елементної бази КМОН ІС на основі прохідних ключів з керованими виходами та комбінаційних цифрових елементів. Схемотехніка логічних виходів, виходів з трьома станами, відкритих та програмованих виході.	4		6
<b>Тема 10.</b> ПЛІС (FPGA) – програмовані користувачами вентиляльні матриці. Програмовані інтегральні елементи. Властивості і можливості. Програмовані користувачем КМОН базові матричні кристали (БМК). Особливості проектування ІС на основі КМОН БМК.	4		6

<b>Тема 11.</b> Серії КМОН ІС. та логічних елементів. Типи вихідних каскадів цифрових ІС. Базові властивості і характеристики цифрових ІС. Принципи побудови цифрових Комбінаційні схеми на основі КМОН -транзисторних структур. Шифратори і дешифратори.	4		6
<b>Тема 12.</b> КМОН схемотехніка тригерних пристроїв, регістрів і лічильників. Класифікація і використання тригерів. Тактування тригерів.	4		6
<b>Тема13.</b> КМОН схемотехніка програмованих виходів тригерних пристроїв.	2		6
<b>Тема 14.</b> КМОН схемотехніка шинних формувачів та інтерфейсних схем..	2		6
<b>Тема15.</b> Мікропроцесори і мікроконтролери. Структура і основи функціонування мікропроцесорних систем.	4		6
<b>Лабораторна робота №1.</b> Вивчення оболонки і правил редагування схем електричних в пакеті Top Spice. Експериментальне редагування КМОН схем електричних		2	3
<b>Лабораторна робота №2.</b> Вивчення оболонки і правил проектування топологій КМОН ІС в САПР MicroWind.		2	3
<b>Лабораторна робота №3.</b> Проектування і дослідження ВАХ і частотних характеристик КМОН транзисторних структур.		2	3
<b>Лабораторна робота №4.</b> Кільцеві генератори на основі КМОН інверторів. Кільцеві генератори як інструмент дослідження електричних і частотних характеристик приладних структур КМОН ІС		2	3
<b>Лабораторна робота №5.</b> Вхідні каскади КМОН ІС. Схеми захисту вхідних каскадів КМОН ІС від статичної електрики. Дослідження і моделювання ефективності схем захисту.		2	3
<b>Лабораторна робота №6.</b> Проектування і дослідження параметрів		2	3

і характеристик динамічних комірок пам'яті.			
<b>Лабораторна робота №7.</b> Проектування і дослідження параметрів і характеристик 6-ти транзисторних статичних КМОН комірок пам'яті		2	3
<b>Лабораторна робота 8.</b> Дослідження і моделювання вихідних каскадів КМОН ІС. Логічних виходів і виходів з трьома станами.		2	3
<b>Лабораторна робота №9.</b> Дослідження і моделювання схемотехніки відкритих і керованих вихідних каскадів КМОН ІС.		2	3
<b>Лабораторна робота №10.</b> Дослідження і моделювання схемотехніки програмованих вихідних каскадів КМОН ІС на задані величини струмів		2	3
ЗАГ:	40	20	120

#### 6. Система оцінювання навчальної дисципліни

Загальна система оцінювання курсу	<p><i>Поточний контроль</i> здійснюється під час проведення лекційних, лабораторних, індивідуальних занять і має на меті перевірку знань аспірантів з окремих тем навчальної дисципліни та рівня їх підготовленості до виконання конкретної роботи. Оцінки у національній шкалі («відмінно» - 5, «добре» - 4, «задовільно» - 3, «незадовільно» - 2), отримані аспірантами, виставляються у журналах обліку відвідування та успішності курсу аспірантів зі спеціальності 171 Електроніка.</p> <p>Завданням поточного контролю є перевірка розуміння та засвоєння певного матеріалу (теми), вироблення навичок проведення дослідницьких робіт з інтегральної елементної бази КМОН ІС з використанням САПР, вміння вирішувати конкретні ситуативні завдання, приймати рішення щодо подальших досліджень на основі отриманих результатів. <i>Семестровий (поточний контроль)</i> у першому семестрі проводиться у формі заліку.</p> <p><i>Семестровий (підсумковий контроль)</i> у другому семестрі проводиться у формі заліку.</p> <p><i>Екзамен</i> – форма підсумкового контролю, яка передбачає перевірку розуміння аспірантом теоретичного та практичного програмного матеріалу з предмету “Інтегральна схемотехніка”, здатності творчо використовувати здобуті знання та вміння, формувати власне ставлення до певної проблеми тощо.</p>			
	<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 50%;"></td> <td style="width: 25%; text-align: center;">Оцінка ECTS</td> <td style="width: 25%; text-align: center;">Оцінка за національною шкалою</td> </tr> </table>		Оцінка ECTS	Оцінка за національною шкалою
	Оцінка ECTS	Оцінка за національною шкалою		



	Сума балів за всі види навчальної діяльності		Для екзамену	Для заліку
	90 – 100	<b>A</b>	відмінно	зараховано
	80 – 89	<b>B</b>	добре	
	70 – 79	<b>C</b>		
	60 – 69	<b>D</b>	задовільно	
	50 – 59	<b>E</b>		
26 – 49	<b>FX</b>	незадовільно з можливістю повторного складання	не зараховано з можливістю повторного складання	
0-25	<b>F</b>	незадовільно з обов'язковим повторним вивченням дисципліни	не зараховано з обов'язковим повторним вивченням дисципліни	
Вимоги до письмової роботи	Підсумкова робота може виконуватися за необхідності згідно розкладу контролю самостійної роботи (КСР) у формі тестових завдань з вибором правильної відповіді з застосуванням технічних засобів навчання. Кількість тестових завдань – 20. Вартість кожного запитання складає 1 бал. Максимальна оцінка 20 балів.			
Практичні/лабораторні заняття	Після узагальнення (вступного слова) викладач дає відповіді на окремі теоретичні запитання, які виникли у аспірантів у процесі підготовки до заняття. До початку лабораторної роботи аспірант має отримати допуск за результатами усної співбесіди. На лабораторній роботі кожен аспірант отримує інструкцію до виконання. Після завершення роботи аспірант оформляє і захищає звіт з результатами роботи. Кожна лабораторна робота оцінюється за національною шкалою (відмінно добре задовільно незадовільно), середня оцінка за всі лабораторні роботи приводиться до 100 бальної шкали. Максимальний бал за лабораторні роботи 30 балів.			
Умови допуску до підсумкового контролю	<p>Аспірант допускається до складання екзамену, якщо впродовж семестру він набрав сумарно 25 балів і вище.</p> <p>Аспірант не допускається до складання екзамену, якщо впродовж семестру він набрав менше 25 балів. У цьому випадку аспіранту у відомості робиться запис "не допущений" і виставляється набрана кількість балів. Допускається, як виняток, з дозволу завідувача аспірантури за заявою, погодженою з відповідною кафедрою, одноразове виконання аспірантом додаткових видів робіт з навчальної дисципліни (відпрацювання пропущених занять, виконання індивідуальних завдань тощо) для підвищення оцінок.</p> <p>Напередодні екзамену викладач подає доповідну завідувачу аспірантури про недопуск аспірантів курсу спеціальності 171 "Електроніка". Відмітка про недопуск у</p>			

	відомості робиться при наявності розпорядження завідувача аспірантури.
Підсумковий контроль	Форму контролю – екзамен; форму здачі – комбінована (письмова з усною співбесідою), можливе також проведення екзамену в тестовій формі з використанням технічних засобів навчання; Білет складається з трьох теоретичних питань і одного короткого завдання. Розподіл балів за питаннями і завданнями рівномірний. Максимальний бал за екзамен 50 балів.
<b>7. Політика навчальної дисципліни</b>	
<p>Аспірант зобов'язаний відвідувати заняття відповідно до встановленого розкладу, не запізнюватися, мати відповідний зовнішній вигляд. У разі відсутності через хворобу надається відповідна довідка.</p> <p>Пропущена лекція відпрацьовується аспірантом самостійно, як короткий конспект за темою заняття.</p> <p>Пропущена лабораторна робота виконується аспірантом самостійно вдома або в комп'ютерній лабораторії кафедри, результати оцінюються викладачем.</p> <p>У випадку, коли аспірант приймав участь у програмі мобільності, можливе врахування отриманих оцінок в іншому навчальному закладі за умови відповідності навчальних планів або наявних сертифікатів.</p> <p>Політика академічної поведінки і етики Студент повинен бути толерантним і поважати думку інших. Заперечення повинні формулюватися тільки в коректній формі. Плагіат та академічна недоброчесність несумісні з принципами діяльності ЗВО. Не допускається підказування та списування під час здачі будь-яких робіт поточного, рубіжного чи підсумкового контролю. Не допускається користування телефонами та будь-якими іншими допоміжними засобами під час здачі будь-яких робіт поточного, рубіжного, чи підсумкового контролю. Також є можливість перезарахування результатів навчання в інших закладах вищої освіти чи результатів неформальної освіти згідно Положення про визнання результатів навчання, здобутих шляхом неформальної освіти, в Прикарпатському національному університеті імені Василя Стефаника (затверджено вченою радою університету 01 листопада 2022 р. протокол № 9 та введено в дію наказом ректора № 672 від 24 листопада 2022 р.).</p>	
<b>8. Рекомендована література</b>	
<ol style="list-style-type: none"> <li>1. Etienne Sicard, Sonia Delmas Bendhia Deep-Submicron Circuit Design.- Simulator in hands.Salt Lake City, Utah 84109, USA -2003 (<a href="http://www.brookscole.com">www.brookscole.com</a>), 737 p.</li> <li>2. Etienne Sicard, Sonia Delmas Bendhia Basics of CMOS Cell Design.- Electronics Books, Grenoble, France -2007, 449p.</li> <li>3. SOI CIRCUIT DESIGN CONCEPTS, Kerry Bernstein (IBM Microelectronics)&amp;Norman J. Rohrer (IBM Microelectronics) Kluwer Academic Publishers, New York/Boston/Dordrecht/London/Moscow, <a href="http://www.ebooks.kluweronline.com">http://www.ebooks.kluweronline.com</a>, 2002</li> <li>4. А.О.Дружинін, І.Т.Когут, Ю.М.Ховерко Структури кремній-на-ізоляторі для сенсорної електроніки. Монографія.. – Львів: Видавництво Львівської політехніки, 2013. – 224 с.</li> <li>5. САІР TopSpice. <a href="https://www.penzar.com">https://www.penzar.com</a></li> </ol>	

6. Лінк опису ППП MicroWind-3. <https://www.microwid.org>
7. Rabaev J.M. Digital Integrated Circuits: A Design Perspective. – Prentice Hall, 1997. – 734 p.
8. Когут І.Т. Методичні вказівки до виконання лабораторних робіт з комп'ютерної схемотехніки. ДВНЗ «Прикарпатський національний університет імені Василя Стефаника». Івано-Франківськ, 2019. – 102с.
9. В.М.Рябенський, В.Я.Жуйков, В.Д.Гулий “Цифрова схемотехніка” - Львів, Видавництво “Новий світ”- 2009. 735 с.

**Викладач – професор Когут І.Т.**