

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
ПРИКАРПАТСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ  
ІМЕНІ ВАСИЛЯ СТЕФАНИКА**

Фізико-технічний факультет  
Кафедра комп'ютерної інженерії та електроніки

**СИЛАБУС НАВЧАЛЬНОЇ ДИСЦИПЛІНИ  
ДОСЛІДЖЕННЯ І ПРОЕКТУВАННЯ  
СПЕЦІАЛІЗОВАНИХ КОМП'ЮТЕРНИХ СИСТЕМ**

Освітня програма Комп'ютерна інженерія  
Галузь знань 12 Інформаційні технології  
Спеціальність 123 Комп'ютерна інженерія

Затверджено на засіданні кафедри  
Протокол № 12 від "30" червня 2023 р.

Івано-Франківськ – 2023 рік

## ЗМІСТ

1. Загальна інформація
2. Анотація до курсу
3. Мета та цілі курсу
4. Компетентності
5. Результати навчання
6. Організація навчання курсу
7. Система оцінювання курсу
8. Політика курсу
9. Рекомендована література

<b>1. Загальна інформація</b>	
<b>Назва дисципліни</b>	Дослідження і проектування спеціалізованих комп'ютерних систем
<b>Рівень вищої освіти</b>	Другий рівень вищої освіти
<b>Викладач (-і)</b>	доцент, кандидат технічних наук Грига Володимир Михайлович
<b>Контактний телефон викладача</b>	0342596007
<b>Е-mail викладача</b>	<a href="mailto:volodymyr.gryga@pnu.edu.ua">volodymyr.gryga@pnu.edu.ua</a>
<b>Формат дисципліни</b>	Семестровий
<b>Обсяг дисципліни</b>	6 кредитів
<b>Посилання на сайт дистанційного навчання</b>	<a href="http://www.d-learn.pnu.edu.ua/">http://www.d-learn.pnu.edu.ua/</a>
<b>Консультації</b>	відповідно до графіку індивідуальних консультацій, який розміщений на інформаційному стенді кафедри комп'ютерної інженерії та електроніки
<b>2. Анотація до курсу</b>	
<p>Дисципліна «Дослідження і проектування спеціалізованих комп'ютерних систем» належить до переліку обов'язкових компонентів за освітнім рівнем «магістр», що пропонуються в рамках циклу професійної підготовки студентів за освітньо-професійною програмою «Комп'ютерна інженерія». Вона забезпечує формування у студентів науково-дослідницьких і професійно-орієнтованих компетенцій. Предметом вивчення навчальної дисципліни є засвоєння основних методів та засобів проектування спеціалізованих комп'ютерних систем із застосуванням сучасної елементної бази для вирішення поставлених задач в галузі комп'ютерної інженерії та дослідження основних системних характеристик компонентів та пристроїв розроблених систем.</p> <p>Силабус навчальної дисципліни «Дослідження і проектування спеціалізованих комп'ютерних систем» складений відповідно до освітньо-професійної програми «Комп'ютерна інженерія» підготовки магістрів спеціальності 123 «Комп'ютерна інженерія».</p>	
<b>3. Мета та цілі курсу</b>	
<p><b>Мета:</b> вивчення та засвоєння магістрами експертних правил проектування спеціалізованих комп'ютерних систем з використанням сучасної елементної бази, методів підвищення продуктивності комп'ютерних систем і мереж на рівні регістрових передач і на системному рівні, оволодіння основними принципами проектування компонентів СКС, інтелектуальних ядер, комутаційних мереж і реконфігурованих обчислювачів прискорення операцій комп'ютерних систем реального часу з використанням сучасних методологій та засобів автоматизованого проектування.</p> <p>У результаті вивчення навчальної дисципліни магістр повинен</p> <p><b>знати:</b></p> <ul style="list-style-type: none"> <li>- основне призначення універсальних та спеціалізованих комп'ютерних систем та їх класифікацію;</li> <li>- експертні правила проектування спеціалізованих комп'ютерних систем та проблеми, які впливають на процес проектування;</li> <li>- основні методи підвищення продуктивності комп'ютерних систем та їх функціональних блоків;</li> <li>- технічні характеристики, які впливають на продуктивність спеціалізованих комп'ютерних систем та методи їх покращення;</li> <li>- архітектурні особливості базових структур спеціалізованих комп'ютерних систем та їх характеристики;</li> </ul>	

- мови опису апаратних засобів на функціональному та системному рівні;
  - методи та засоби проектування спеціалізованих комп'ютерних систем на базі ПЛІМ та ПЛІС провідних фірм виробників;
  - принципи побудови сортувальних мереж і мереж на кристалі та базові алгоритми їх реалізації;
  - основні принципи побудови спеціалізованих процесорів та апаратних прискорювачів та їх архітектурні особливості;
  - методи створення програмних моделей процесорів для реконфігурованих прискорювачів;
  - засоби автоматизованого високорівневого проектування програмних моделей процесорів шляхом конфігурування їх базової конфігурованої програмної моделі;
  - методологію та засоби проектування НВІС.
- вміти:**
- формувати проект технічного завдання;
  - вибирати адекватні проектним роботам програмно-апаратні інструменти та технології створення великих і надвеликих систем;
  - володіти методами і засобами верифікації отриманих результатів і вимірювання продуктивності комп'ютерних систем;
  - ідентифікувати, класифікувати та описувати роботу програмно-технічних засобів КСМ та їхніх компонентів;
  - володіти методикою оцінки системних характеристик комп'ютерних систем;
  - розподіляти виконувані функції комп'ютерних систем поміж апаратурою об'єктивно оцінювати результати роботи отримані при проектуванні;
  - проектувати програмні моделі комп'ютерних систем та досліджувати їх системні характеристики;
  - проектувати сортувальні мережі та визначати їх технічні характеристики;
  - проектувати реконфігуровані обчислювачі комп'ютерних систем;
  - проектувати інформаційний тракт та керуючий пристрій мікропроцесора на мовах опису апаратних засобів;
  - виконувати часову симуляцію та синтез програмних моделей спеціалізованих комп'ютерних систем на основі ПЛІС;
  - реалізовувати проекти та відлагоджувати їх роботу за допомогою макетної плати Nexys4 DDR фірми Xilinx на базі ПЛІС сімейства Artix7.

#### 4. Компетентності

##### Загальні компетентності

ЗК5. Здатність генерувати нові ідеї (креативність)

##### Спеціальні (фахові) компетентності

СК1. Здатність до визначення технічних характеристик, конструктивних особливостей, застосування і експлуатації програмних, програмно-технічних засобів, комп'ютерних систем та мереж різного призначення;

СК4. Здатність будувати та досліджувати моделі комп'ютерних систем і мереж;

СК5. Здатність будувати архітектуру та створювати системне і прикладне програмне забезпечення комп'ютерних систем і мереж;

СК7. Здатність досліджувати, розробляти та обирати технології створення великих і надвеликих систем;

СК8. Здатність забезпечувати якість продуктів і сервісів інформаційних технологій на протязі їх життєвого циклу;

СК10. Здатність ідентифікувати, класифікувати та описувати роботу програмно-технічних засобів, комп'ютерних систем, мереж та їхніх компонентів;

СК12. Здатність обирати ефективні системи автоматизованого проектування КС, здійснювати проектування ІС, мікросистем на кристалі, програмування ПЛІС.

### 5. Результати навчання

РН3. Будувати та досліджувати моделі комп'ютерних систем і мереж, оцінювати їх адекватність, визначати межі застосованості;

РН7. Вирішувати задачі аналізу та синтезу комп'ютерних систем та мереж;

РН9. Розробляти програмне забезпечення для вбудованих і розподілених застосувань, мобільних і гібридних систем.

РН11. Приймати ефективні рішення з питань розроблення, впровадження та експлуатації комп'ютерних систем і мереж, аналізувати альтернативи, оцінювати ризики та імовірні наслідки рішень;

РН13. Зрозуміло і недвозначно доносити власні знання, висновки та аргументацію з питань інформаційних технологій і дотичних міжгалузевих питань до фахівців і нефахівців, зокрема до осіб, які навчаються.

### 6. Організація навчання курсу

#### Обсяг курсу

Вид заняття	Загальна кількість годин
лекції	30
семінарські заняття / практичні / <u>лабораторні</u>	30
самостійна робота	120

#### Ознаки курсу

Семестр	Спеціальність	Курс (рік навчання)	Нормативний / вибірковий
I	123 Комп'ютерна інженерія	1	нормативний

#### Тематика курсу

Тема, план	Форма заняття	Літера- тура	Кіль- кість годин	Вага оцінки	Термін виконання
------------	------------------	-----------------	-------------------------	----------------	------------------

#### Змістовий модуль 1. Архітектурні особливості та методи проектування спеціалізованих комп'ютерних систем і мереж

<b>Тема 1.</b> Базові поняття спеціалізованих комп'ютерних систем. Визначення універсальних та спеціалізованих КС та їх характеристики. Класифікація та особливості проектування спеціалізованих КС. Функціональні блоки та система комутації програмовних логічних мікросхем.	лекція	1,4,5	2	1	Згідно розкладу
<b>Тема 2.</b> Основна процедура та правила проектування СКС. Фактори які впливають на методіку проектування мікроелектронних пристроїв.	лекція	1-6	2	1	Згідно розкладу

Елементна база сучасних КС. Проектування на основі ПЛІС. Моделювання, синтез та імплементування складних проектів КС. Засоби проектування КС.					
<b>Тема 3.</b> Класифікація базових структур СКС. Проблемно-орієнтовані архітектури СКС. Паралельні архітектури СКС. Архітектури СКС загального призначення. Системні характеристики апаратно-орієнтованих пристроїв. Мікросхеми з програмованою структурою.	лекція	1,3,6	2	2	Згідно розкладу
<b>Тема 4.</b> Архітектури ПЛІС та ПЛМ провідних фірм виробників. Структури блоків вводу-виводу, конфігурувального логічного блоку, блоків пам'яті, перемножувачів та суматорів з прискореним переносом. Внутрішня комутація та конфігурування ПЛІС та ПЛМ.	лекція	1-6	2	2	Згідно розкладу
<b>Тема 5.</b> Проектування апаратно-орієнтованих компонент СКС на рівні між регістрових передач. Правила побудови інтерфейсів підблоків компонентів системи. Основні параметри ПЛІС і способи їх оцінки. Аналіз технічних параметрів СКС.	лекція	1,5,6	2	2	Згідно розкладу
<b>Тема 6.</b> Синхронна та асинхронна моделі СКС. Правила синхронізації ПЛІС провідних фірм-виробників. Проектування складних компонентів СКС на мовах опису апаратних засобів (VHDL, Verilog, System C). Функціональна і часова симуляція. Синтез та імплементация. Приклади реалізованих проектів. Проект буфера FIFO. Проект	лекція	5,12,13, 26-31	2	2	Згідно розкладу

софтконтролера PicoBlaze.					
<b>Тема 7.</b> Сортувальні мережі та способи їх реалізації. Мережі на кристалі (NoC). Класифікація пристроїв комутації пакетів даних. Буферизація в комутаторах. Алгоритми планування комутації. Пристрої комутації пакетів з багатоканальною вхідною буферизацією.	лекція	7,8,17,18	2	2	Згідно розкладу
Модульний контроль 1			14	12	Згідно розкладу
<b>Змістовий модуль 2. Спеціалізовані апаратні прискорювачі в СКС. Проектування НВІС.</b>					
<b>Тема 8.</b> Принципи побудови спеціалізованих процесорів. Архітектура апаратно-орієнтованих спеціалізованих процесорів. Вимоги до спеціалізованих процесорів на основі кристалів програмовної логіки реконфігуровного прискорювача.	лекція	1,2,10	2	1	Згідно розкладу
<b>Тема 9.</b> Спеціалізовані апаратні прискорювачі обчислень. Прискорювачі на основі процесорів CELL, ClearSpeed та GRAPE. Прискорювачі на основі графічних процесорів. Реконфігуровні комп'ютерні системи та їх базові елементи.	лекція	1,10,11	2	2	Згідно розкладу
<b>Тема 10.</b> Високопродуктивні комп'ютерні системи з реконфігуровними прискорювачами. Типи архітектур високопродуктивних комп'ютерних систем з реконфігуровними прискорювачами. Реконфігуровні прискорювачі та суперкомп'ютери.	лекція	1-3	2	2	Згідно розкладу
<b>Тема 11.</b> Конфігурування програмних моделей процесорів та їх використання в	лекція	1-5	2	2	Згідно розкладу

реконфігуровних прискорювачах. Методи створення програмних моделей процесорів для реконфігуровних прискорювачів.					
<b>Тема 12.</b> Засоби автоматизованого високорівневого проектування програмних моделей процесорів шляхом конфігурування їх базової конфігуровної програмної моделі. Архітектура системи проектування Хамелеон. Технологія та засоби проектування Mitrion SDK фірми Mitrionics.	лекція	1-4	2	1	Згідно розкладу
<b>Тема 13.</b> Методи та засоби генерування програмних моделей процесорів з використанням бібліотек.	лекція	1,2,3,10	2	1	Згідно розкладу
<b>Тема 14.</b> Методологія та засоби проектування НВІС. Основні етапи проектування НВІС програмовної логіки. Ядра спеціалізованих НВІС. Структура ХІР машини. Аналіз циклів читання та запису.	лекція	1,4	2	2	Згідно розкладу
<b>Тема 15.</b> Процесори із спеціалізованою системою команд для вбудованих комп'ютерних систем. Архітектура ASIP процесорів та їх характеристики.	лекція	1,4,10	2	2	Згідно розкладу
Модульний контроль 2			16	13	Згідно розкладу
<b>Лабораторні роботи</b>					
<b>Тема 1.</b> Реалізація цифрових компонент КС та визначення їх характеристик складності.	Лаб. робота	3,4,12, 13	2	2	Згідно розкладу
<b>Тема 2.</b> Реалізація вхідних та вихідних регістрів арифметичних пристроїв та їх відлагодження за допомогою макрокоманд.	Лаб. робота	5,6,12, 13	2	2	Згідно розкладу
<b>Тема 3.</b> Реалізація часової симуляції пристрою та визначення затримок сигналів.	Лаб. робота	3,4,12, 13	2	3	Згідно розкладу



<b>Тема 4.</b> Проектування постійного та оперативного запам'ятовуючих пристроїв комп'ютера.	Лаб. робота	5,6,12, 13	2	3	Згідно розкладу
<b>Тема 5.</b> Проектування та дослідження багатопортової пам'яті комп'ютера.	Лаб. робота	1,3-5,7	2	4	Згідно розкладу
<b>Тема 6.</b> Реалізація та дослідження алгоритму швидкого косинусного перетворення із застосуванням просторово-часових графів.	Лаб. робота	14-16	2	4	Згідно розкладу
<b>Тема 7.</b> Реалізація та дослідження алгоритмів сортування із застосуванням просторово-часових графів.	Лаб. робота	7,9,16, 19-23	2	4	Згідно розкладу
<b>Тема 8.</b> Проектування зовнішньої пам'яті мікропроцесора Gnome.	Лаб. робота	25	2	4	Згідно розкладу
<b>Тема 9.</b> Проектування арифметико-логічного пристрою мікропроцесора Gnome.	Лаб. робота	25	2	4	Згідно розкладу
<b>Тема 10.</b> Проектування інформаційного тракту та керуючого пристрою мікропроцесора Gnome.	Лаб. робота	25	4	6	Згідно розкладу
<b>Тема 11.</b> Проектування реконфігурованого обчислювача виконання математичних операцій.	Лаб. робота	1,2,11	2	4	Згідно розкладу
<b>Тема 12.</b> Реалізація суматорів з прискореним переносом на макетній платі Nexys4 DDR фірми Xilinx.	Лаб. робота	24	2	3	Згідно розкладу
<b>Тема 13.</b> Дослідження схем відображення інформації макетної плати Nexys4 DDR фірми Xilinx.	Лаб. робота	24	2	3	Згідно розкладу
<b>Тема 14.</b> Вивід інформації з порту VGA макетної плати Nexys4 DDR фірми Xilinx на екран монітору.	Лаб. робота	24	2	4	Згідно розкладу
Контроль лабораторних робіт			30	50	
<b>Самостійна робота студентів</b>					
<b>Тема 1.</b> Галузі застосування СКС. Експертні правила проектування мікросхем програмованої логіки. Низхідна та висхідна	Само-стійна робота	3-6,12	8	1	Впродовж семестру

послідовність проектування СКС. Програмовані матриці з'єднань.					
<b>Тема 2.</b> Підвищення продуктивності спеціалізованих КС. Програмування і реконфігурація ПЛІС. Мови опису апаратури на рівні між регістрових передач та на системному рівні.	Само- стійна робота	3-5,13	8	1	Впродовж семестру
<b>Тема 3.</b> Класифікація програмовних логічних мікросхем. Архітектури складних ПЛМ. Ресурси пам'яті в схемах ПЛІС. Вбудовані блоки багатопортової пам'яті. Структура конфігурованих логічних блоків та Slice-комірок.	Само- стійна робота	3,4,10- 13	8	2	Впродовж семестру
<b>Тема 4.</b> Рівень інтеграції ПЛІС. Мікросхеми фірм Xilinx, Intel (Altera), Lattice Semiconductor, Actel, QuickLogic. Гібридні мікросхеми типу ASIC+FPGA.	Само- стійна робота	3,10,11, 26-28	8	2	Впродовж семестру
<b>Тема 5.</b> Проектування апаратно-орієнтованих компонент СКС на системному рівні (ESL). Компілятор Agility фірми Celoxica. Синтез апаратури засобами САПР ACCEL DSP. Реалізація моделі цифрового фільтра.	Само- стійна робота	3,4,10, 11,28, 29,30	8	2	Впродовж семестру
<b>Тема 6.</b> Засоби передачі сигналів. Малорозрядні шини високої продуктивності. Засоби побудови систем синхронізації. Блоки PLL, DLL, DCM. Концепція і реалізація CDR. Блоки SERDES. Блоки вводу/виводу. Проектування операційних пристроїв. Реалізація модулів пам'яті в ПЛІС.	Само- стійна робота	3,6,10, 11,31	8	2	Впродовж семестру
<b>Тема 7.</b> Структури комутаційних мереж	Само- стійна	7,8,17, 18		2	Впродовж семестру

Бенеша, Каутца та Бетчера. Структури мереж на кристалі. Віртуальна вхідна буферизація. Алгоритм "Approximal Neural". Алгоритм, "Hopsfield Memory". Евристичний алгоритм. Швидкий паралельний метод планування комутації.	робота		8		
Контроль самостійної роботи			56	12	Згідно розкладу
<b>Тема 8.</b> Методи досягнення високої продуктивності сучасних комп'ютерних систем. Структури спеціалізованих процесорів AP2938, AP-120B та MATP та принципи побудови їх операційних пристроїв.	Самостійна робота	1,2,11	8	1	Впродовж семестру
<b>Тема 9.</b> Структура ядра процесора CELL. Структура процесорного елемента Power. Синергічний процесорний елемент SPE. Шина міжелементних зв'язків EIB. Прискорювачі Cell Accelerator Board. Відеоприскорювачі компанії NVIDIA та ATI/AMD. Архітектура потокових процесорів.	Самостійна робота	1-3,11	8	2	Впродовж семестру
<b>Тема 10.</b> Методи реконфігурування ПЛІС та типи їх конфігурованих елементів. Причини використання ПЛІС для виконання високопродуктивних обчислень. Прискорювачі з прямим з'єднанням з пристроями пам'яті. Гібридні прискорювачі.	Самостійна робота	1-3,11	8	2	Впродовж семестру
<b>Тема 11.</b> Високопродуктивні комп'ютерні системи на основі універсальних процесорів із слабозв'язаними та тіснозв'язаними прискорювачами.	Самостійна робота		8	2	Впродовж семестру
<b>Тема 12.</b> Інтегровані технології автоматизованого	Самостійна	1,11		1	Впродовж семестру

високорівневого проектування програмних моделей процесорів. Технологія та засоби проектування Carte фірми SRC. Технологія та засоби проектування RASC фірми SGI.	робота		8		
<b>Тема 13.</b> Технології генерування програмних моделей процесорів на основі бібліотеки їх компонент. Алгоритми конфігурування функціонально-повних конфігурованих програмних моделей процесорів.	Само-стійна робота	1,3,11	8	1	Впродовж семестру
<b>Тема 14.</b> Прототипні плати XSA-100 та XSV-300 та їх схемотехніка. Конфігурація шини LVDS та принципи її проектування. Апаратна підтримка JTAG-інтерфейсу.	Само-стійна робота	11,25	8	2	Впродовж семестру
<b>Тема 15.</b> Інтеграція ASIP в комп'ютерну систему. Програмовані процесори сигналів (DSP). Архітектурні характеристики ASIP-процесорів. Структура пам'яті та система команд. Вимоги до технології проектування ASIP-процесорів.	Само-стійна робота	4,25	8	2	Впродовж семестру
Контроль самостійної роботи			64	13	Згідно розкладу
Підсумковий контроль (залік)			180	100	
<b>7. Система оцінювання курсу</b>					
Загальна система оцінювання курсу	<p><i>Поточний контроль</i> здійснюється під час проведення лекційних, лабораторних, індивідуальних занять і має на меті перевірку знань студентів з окремих тем навчальної дисципліни та рівня їх підготовленості до виконання конкретної роботи. Оцінки у національній шкалі («відмінно» - 5, «добре» - 4, «задовільно» - 3, «незадовільно» - 2), отримані студентами, виставляються у журналах обліку відвідування та успішності академічної групи.</p> <p><i>Модульний контроль (сума балів за окремий змістовий модуль)</i> проводиться (виставляється) на підставі оцінювання результатів знань студентів після вивчення матеріалу з логічно завершеної частини дисципліни – змістового модуля.</p> <p>Завданням модульного контролю є перевірка розуміння та засвоєння певного матеріалу (теми), вироблення навичок проведення розрахункових робіт, вміння вирішувати конкретні ситуативні задачі, самостійно опрацьовувати тексти, здатності осмислювати зміст даної</p>				

	<p>частини дисципліни, уміння публічно чи письмово подати певний матеріал.</p> <p><i>Семестровий (підсумковий) контроль</i> проводиться у формі екзамену.</p> <p><i>Екзамен</i> – форма підсумкового контролю, яка передбачає перевірку розуміння студентом теоретичного та практичного програмного матеріалу з усієї дисципліни, здатності творчо використовувати здобуті знання та вміння, формувати власне ставлення до певної проблеми тощо.</p> <table border="1" data-bbox="528 483 1501 1229"> <thead> <tr> <th data-bbox="528 483 671 730">Сума балів за всі види навчальної діяльності</th> <th data-bbox="671 483 911 730">Оцінка ECTS</th> <th colspan="2" data-bbox="911 483 1501 539">Оцінка за національною шкалою</th> </tr> <tr> <td data-bbox="528 730 671 775">90 – 100</td> <td data-bbox="671 730 911 775"><b>A</b></td> <td data-bbox="911 730 1230 775">відмінно</td> <td data-bbox="1230 730 1501 775">для заліку</td> </tr> <tr> <td data-bbox="528 775 671 819">80 – 89</td> <td data-bbox="671 775 911 819"><b>B</b></td> <td data-bbox="911 775 1230 819" rowspan="2">добре</td> <td data-bbox="1230 775 1501 819" rowspan="4">зараховано</td> </tr> <tr> <td data-bbox="528 819 671 864">70 – 79</td> <td data-bbox="671 819 911 864"><b>C</b></td> </tr> <tr> <td data-bbox="528 864 671 909">60 – 69</td> <td data-bbox="671 864 911 909"><b>D</b></td> <td data-bbox="911 864 1230 909" rowspan="2">задовільно</td> </tr> <tr> <td data-bbox="528 909 671 954">50 – 59</td> <td data-bbox="671 909 911 954"><b>E</b></td> </tr> <tr> <td data-bbox="528 954 671 1055">26 – 49</td> <td data-bbox="671 954 911 1055"><b>FX</b></td> <td data-bbox="911 954 1230 1055">незадовільно з можливістю повторного складання</td> <td data-bbox="1230 954 1501 1055">не зараховано з можливістю повторного складання</td> </tr> <tr> <td data-bbox="528 1055 671 1229">0-25</td> <td data-bbox="671 1055 911 1229"><b>F</b></td> <td data-bbox="911 1055 1230 1229">незадовільно з обов'язковим повторним вивченням дисципліни</td> <td data-bbox="1230 1055 1501 1229">не зараховано з обов'язковим повторним вивченням дисципліни</td> </tr> </thead></table>	Сума балів за всі види навчальної діяльності	Оцінка ECTS	Оцінка за національною шкалою		90 – 100	<b>A</b>	відмінно	для заліку	80 – 89	<b>B</b>	добре	зараховано	70 – 79	<b>C</b>	60 – 69	<b>D</b>	задовільно	50 – 59	<b>E</b>	26 – 49	<b>FX</b>	незадовільно з можливістю повторного складання	не зараховано з можливістю повторного складання	0-25	<b>F</b>	незадовільно з обов'язковим повторним вивченням дисципліни	не зараховано з обов'язковим повторним вивченням дисципліни
Сума балів за всі види навчальної діяльності	Оцінка ECTS	Оцінка за національною шкалою																										
90 – 100	<b>A</b>	відмінно	для заліку																									
80 – 89	<b>B</b>	добре	зараховано																									
70 – 79	<b>C</b>																											
60 – 69	<b>D</b>	задовільно																										
50 – 59	<b>E</b>																											
26 – 49	<b>FX</b>	незадовільно з можливістю повторного складання	не зараховано з можливістю повторного складання																									
0-25	<b>F</b>	незадовільно з обов'язковим повторним вивченням дисципліни	не зараховано з обов'язковим повторним вивченням дисципліни																									
Вимоги до письмової роботи	Підсумкова письмова робота виконується у формі тестових завдань з вибором правильної відповіді. Кількість тестових завдань – 25.																											
Лабораторні заняття	До початку лабораторної роботи студент має отримати допуск на основі усної співбесіди з викладачем. На лабораторній роботі кожний студент отримує варіант завдання до виконання на занятті і домашнього завдання для самостійної роботи. Після завершення роботи студент захищає поточне завдання і домашні завдання попередніх лабораторних робіт оформленні як звіти.																											
Умови допуску до підсумкового контролю	<p>Студент допускається до складання заліку, якщо впродовж семестру він за змістові модулі набрав сумарно 25 балів і вище.</p> <p>Студент не допускається до складання заліку, якщо впродовж семестру він за змістові модулі та лабораторні роботи набрав менше 25 балів. У цьому випадку студенту у відомості робиться запис "<i>не допущений</i>" і виставляється набрана кількість балів. Допускається, як виняток, з дозволу декана факультету за заявою, погодженою з відповідною кафедрою, одноразове виконання студентом додаткових видів робіт з навчальної дисципліни (відпрацювання пропущених занять, перескладання змістових модулів, виконання індивідуальних завдань тощо) для підвищення оцінок за змістові модулі.</p> <p>Напередодні екзамену викладач подає доповідну декану про не допуск студентів академічної групи (груп). Відмітка про не допуск у відомості робиться при наявності розпорядження декана.</p>																											

## 8. Політика курсу

Студент зобов'язаний відвідувати заняття відповідно до встановленого розкладу, не запізнюватися, мати відповідний зовнішній вигляд. У разі відсутності через хворобу надається відповідна довідка.

Пропущена лекція відпрацьовується студентом самостійно, як короткий конспект за темою заняття.

Пропущена лабораторна робота виконується студентом самостійно вдома або в комп'ютерному класі, результати оцінюються викладачем.

У випадку, коли студент приймав участь у програмі мобільності, можливе врахування отриманих оцінок в іншому навчальному закладі за умови відповідності навчальних планів.

Можливе зарахування результатів неформальної освіти згідно з Положенням про порядок зарахування результатів неформальної освіти у ДВНЗ «Прикарпатський національний університет імені Василя Стефаника».

### Політика академічної поведінки і етики

Студент повинен бути толерантним і поважати думку інших.

Заперечення повинні формулюватися тільки в коректній формі.

Плагіат та академічна недоброчесність несумісні з принципами діяльності ЗВО.

Не допускається підказування та списування під час здачі будь-яких робіт поточного, рубіжного чи підсумкового контролю.

Не допускається користування телефонами та будь-якими іншими електронними засобами під час здачі будь-яких робіт поточного, рубіжного чи підсумкового контролю.

## 9. Рекомендована література

### Базова

1. А.О. Мельник, В.А. Мельник Персональні суперкомп'ютери: архітектура, проектування, застосування: монографія. – Львів: Видавництво Львівської політехніки, 2013. – 516 с.
2. Gokhale M.B. Reconfigurable Computing: Accelerating Computation with Field-Programmable Gate Arrays/ M.B. Gokhale, P.S. Graham, Springer, 2005.
3. Ron Sass, Andrew G. Schmidt Embedded Systems Design with Platform FPGAs Principles and Practices. Elsevier Inc, 2010. - 381p
4. А.О. Мельник Спеціалізовані комп'ютерні системи реального часу / Мельник А.О. – Львів: Державний університет "Львівська політехніка", 2000. – 54с.
5. Мельник А.О., Мельник В.А., Глухов В.С., Сало А.М. Кіберфізичні системи: багаторівнева організація та проектування. – Магнолія, 2023. – 238 с.
6. М.П. Матвієнко Пристрої цифрової електроніки: навчальний посібник. К.: Видавництво Ліра-К, 2017. – 392 с.
7. А.О. Мельник Пам'ять із впорядкованим доступом / Мельник А.О. – Львів: Видавництво Львівської політехніки, 2014. – 296 с.
8. H. Jonathan Chao, Cheuk H. Lam, Eiji Oki Broadband Packet Switching Technologies: A Practical Guide to ATM Switches and IP Routers. – New York: John Wiley & Sons, 2001.– 459p
9. Спеціалізовані комп'ютерні технології в інформатиці / Возна Н.Я., Круліковський Б.Б., Николайчук Я.М., Грига В.М., Піх В.Я., Гринчишин Т.М., Давлетова А.Я., Волинський О.М., Албанський І.І., Івасьєв С.І., Якименко І., Яцків В.В., та інші: Монографія / за загальною редакцією Я.М. Николайчука. – Тернопіль: "Бескиди", 2017. – 913 с.
10. Б.Г. Масловський В.І. Дрововозов О.В. Коба Технології проектування комп'ютерних систем. – Київ: НАУ, 2015. – 500 с.
11. Клименко І.А., М.В. Рудницький Класифікація реконфігурованих обчислювальних

- систем. – Вісник Вінницького політехнічного інституту №5, 2014. – С. 121-128.
12. Семенець В.В., Хаханова І.В., Хаханов В.І. Проектування цифрових систем з використанням мови VHDL. – Харків: ХНУРЕ, 2003. – 492 с.
  13. Аврунін О.Г. Основи мови VHDL для проектування цифрових пристроїв на ПЛІС: навч. пос. / О. Г. Аврунін, Т. В. Носова, В. В. Семенець. – Харків : ХНУРЕ, 2018. – 196 с.
  14. Gryga V. Spatio-temporal synthesis of transformation matrix of reverse fast cosine transformation / R. Dunets, V. Gryga // The Experience of Designing and Application of CAD Systems in Microelectronics. Proceedings of XIIIth International Conference. CADSM'2015. – Lviv-Poljana, Ukraine, 2015. – P. 45- 49.
  15. Gryga V. The development of a fast iterative algorithm structure of cosine transform / V. Gryga, I. Kolosov, O.Danyluk // Modern Problems of radio engineering, telecommunications and computer science. Proceedings of XIIIth International Conference. TCSET'2016. – Lviv-Poljana, Ukraine, 2016. – P. 506- 509.
  16. Грига В. М. Методи побудови рекурсивних пристроїв сортування на основі просторово-часових графів / В. М. Грига // Науково-технічний журнал “Радіоелектронні і комп’ютерні системи” – Харків: Національний аерокосмічний університет ім. М.Є. Жуковського “Харківський авіаційний інститут”, 2009. – №6(40) – С. 209–212.
  17. Грига В. Дослідження комутуючої мережі Бенеша на основі просторово-часових графів /В. Грига// Матеріали міжнародної науково-практичної конференції “Інформаційні технології та комп’ютерне моделювання ” – Івано-Франківськ-Яремче, Україна, 2016. – С. 97-98.
  18. Грига В. Розробка ітераційної структури багатоярусної комутуючої комунікаційної мережі / В. М. Грига, І. Т. Когут, В. І. Голота // Матеріали 5-ої міжнародної науково-практичної конференції “Фізико-технологічні проблеми передавання, оброблення та зберігання інформації в інфокомунікаційних системах” – Чернівці, Україна, 2016. - С. 77-78.
  19. V. Gryga, Y. Nykolaichuk, N. Vozna, B. Krulikovskiyi Synthesis of a microelectronic structure of a specialized processor for sorting an array of binary numbers // Perspective technologies and methods in MEMS design. Proceedings of XIIIth International Conference. MEMSTECH 2017. – Lviv-Svalyava, Ukraine, 2017. – P. 170-173.
  20. Грига В. Розроблення конвеєрної структури пристрою сортування та його синтез на ПЛІС / В. М. Грига, І. Т. Когут, В. І. Голота, Л.В. Николайчук // Матеріали 6-ої міжнародної науково-практичної конференції “Фізико-технологічні проблеми передавання, оброблення та зберігання інформації в інфокомунікаційних системах” – Чернівці, Україна, 2017. - С. 114-115.
  21. V. Gryga, M. Karpinski, R. Kochan, A. Voronych, I. Kogut Design and research of operational and pipelined binary number sorting devices // 18<sup>th</sup> International Multidisciplinary Scientific Geoconference & Expo SGEM 2018. –Albena, Bulgaria, 2018. – P. 279-292.
  22. V. Gryga, Y. Nykolaichuk, A.Voronych, I. Pitukh, O. Volynskiyi Spatial-Temporal Transformation of Sorting Algorithm With “Perfect Interleaving” // The Experience of Designing and Application of CAD Systems in Microelectronics. Proceedings of XVth International Conference. CADSM'2019. – Lviv-Poljana, Ukraine, 2019. – P. 81-85.
  23. V. Gryga, Y. Nykolaichuk, L. Nykolaichuk, N. Vozna, H. Klym Structuring of Algorithms for Data sorting and New Principles of Their Parallelization // Advanced Computer Information Technologies. International Conference. ACIT 2019. – Ceske Budejovice, Czech Republic, 2019. – P. 205-208.
  24. Nexys4 DDR FPGA Board Reference Manual [Електронний ресурс] – Режим доступу: [https://www.xilinx.com/support/documentation/university/XUP%20Boards/XUPNexys4DDR/documentation/Nexys4-DDR\\_rm.pdf](https://www.xilinx.com/support/documentation/university/XUP%20Boards/XUPNexys4DDR/documentation/Nexys4-DDR_rm.pdf)
  25. J.H. Hennessy, D.A.Patterson: Computer Architecture. A Quantitative Approach, Fourth Edition / Elsevier Inc. 2007. 705 p.

### Допоміжна

26. V. Hryha, B. Dzundza, S. Melnychuk, I. Manuliak, A. Terletsy, M. Deychakivski Design of various operating devices for sorting binary data // Eastern-European Journal of Enterprise Technologies – Kharkiv, Ukraine, 2023. –V 4/4 (124), P. 6-18.
27. Леонов С. Ю., Загарій Г. І. Автоматизоване проектування складних систем у комп'ютерній схемотехніці : навч. посібник. Харків : ПП вид. «Нове слово», 2012. 287 с.
28. Лістровий С. В., Семенец В. В. Інформаційно-управляючі системи та організація паралельних обчислювань : навч. посібник. Харків : Діса плюс, 2015. 324 с.
29. IEEE Std 1364-2001. IEEE Standard Hardware Description Language Based on the Verilog Hardware Description Language. The Institute of Electronicx Engineers, Inc. 345 East 47th Street, New York, NY 10017-2394, USA, 2000. 403 p.
30. Сергієнко А.М. Системи автоматизованого проектування комп'ютерних систем. Конспект лекцій. <http://kanyevsky.kpi.ua/wp-content/uploads/>.
31. Zhang T., Chakrabarty K., Fair R. B. Microelectrofluidic Systems: Modeling and Simulation. - CRC Press, Boca Raton, FL, 2002.

**Викладач**



**Грига В.М.**